

Validación de una Red Eléctrica Pasiva Operada como Circuito Integrador.

A. Rodríguez Franco¹, J. A. Flores Ávila¹, C. U. Flores Prince²

Resumen— En este trabajo se presenta una red eléctrica con dos elementos pasivos que, bajo ciertas condiciones, opera como un bloque integrador de señales de voltaje. Se pretende que los interesados en las áreas de matemáticas encuentren en este documento una realización teórica pero fácilmente validable de manera física. Así mismo, se tiene el propósito de que los interesados en instrumentación electrónica, eléctrica y mecatrónica, verifiquen aspectos teóricos de una manera rápida. Para la red eléctrica en cuestión se propone una restricción para que pueda integrar. Se emplean cuatro señales periódicas que son comunes en el área de instrumentación electrónica como señales de prueba: entradas de voltaje senoidales, cuadradas, triangulares y tren de impulsos. Las mediciones en el laboratorio muestran resultados positivos en cuanto a la integración.

Palabras claves— Escalón, frecuencia de corte, impulso, integrador.

Abstract— In this work, an electrical network with two passive elements capable of operating as an integrating block of voltage signals is presented. It is intended that people interested in the areas of mathematics find in this document a theoretical realization but easily validated in a physical way. Likewise, it is intended that people interested in electronic, electrical and mechatronic instrumentation, verify theoretical aspects in a fast manner. For the electricity network in question, a restriction is proposed so that it can be integrated. Four popular periodic signals are used in the area of electronic instrumentation as test signals: sinusoidal, square, triangular and impulse train inputs. The measurements in the laboratory show positive results in terms of integration.

Keywords— Cutting frequency, impulse, integrator, step.

1,2 Tecnológico Nacional de México,
1 Instituto Tecnológico de la Laguna,
2 Instituto Tecnológico Superior de Lerdo,
Comarca Lagunera, Estados de Coahuila y Durango, México.
abel.r.f@hotmail.com , cidde2010@gmail.com, cufprince@yahoo.com.mx.

I. INTRODUCCIÓN

En la figura 1 se muestra la red eléctrica que se va a estudiar.

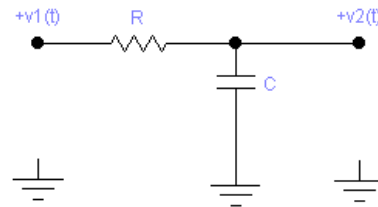


Figura 1. Diagrama de la red eléctrica en el dominio del tiempo.

Donde:

- $v_1(t)$ Señal del voltaje de entrada en el dominio del tiempo.
- $v_2(t)$ Señal del voltaje de salida en el dominio del tiempo.
- C Capacitor en Faradios
- R Resistor en Ohms.

En la figura 2 se ilustra la misma red eléctrica cambiando de dominio de estudio t por el dominio s .

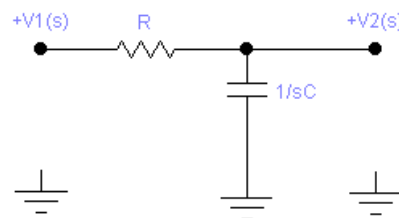


Figura 2. Diagrama de la red eléctrica en términos de la transformada de Laplace.

Donde:

- $\frac{1}{sC}$ Impedancia del Capacitor C , unidades en Ohms.
- R Impedancia del Resistor R , unidades en Ohms.
- FDT Función de Transferencia $G(s)$.

La Función de Transferencia (FDT) de un sistema lineal general está dada por la siguiente función de s :

$$G(s) = \frac{\text{Transformada de Laplace de } v_2(t)}{\text{Transformada de Laplace de } v_1(t)} \text{ Cond. Inic. Cero}$$

Para obtener la FDT del circuito en estudio se le trata como un divisor de tensión según [2], observar la siguiente función.

$$V_2(s) = \frac{V_1(s) \cdot \left(\frac{1}{s \cdot C}\right)}{\frac{1}{s \cdot C} + R}$$

Planteando la razón salida entre entrada en el dominio “s”, se obtiene la FDT del sistema lineal propuesto; ver figura 3.

$$G(s) = \frac{1}{1+R \cdot C \cdot s} \text{ FDT del Sistema Propuesto.}$$

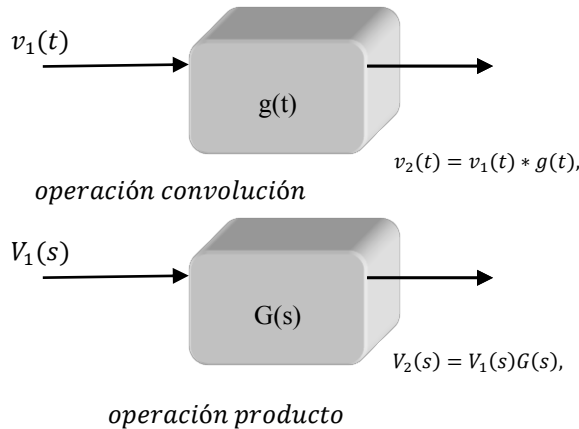


Figura 3. Diagrama a bloques del circuito en el dominio t y en el dominio s.

Para estudiar la respuesta a la frecuencia del sistema lineal se hace $s = j\omega$. Se considera como entrada un voltaje senoidal cuya frecuencia sea ω rad/seg y una amplitud pico de $|v_1|$ volts.

Sabemos que el voltaje de salida en estado estacionario, será también senoidal, con la misma frecuencia ω rad/seg, pero modificada en amplitud y fase o posición angular respecto a la señal de entrada [1].

Forma rectangular de la FDT evaluada en la frecuencia dada en rad/seg.

$$G(j\omega) = \frac{1}{R \cdot C \cdot j\omega + 1} = (\text{Re}(G(j\omega))) + j \cdot \text{Im}(G(j\omega))$$

Forma polar de la FDT evaluada en la frecuencia en rad/seg.

$$G(j\omega) = |G(j\omega)| \text{ángulo}(G(j\omega))$$

Donde:

$|G(j\omega)|$ Magnitud de la FDT para la frecuencia ω
 $\text{ángulo}(G(j\omega))$ Ángulo de la FDT para la frecuencia ω

La magnitud de la FDT está dada por la función:

$$|G(j\omega)| = \frac{|1|}{|R \cdot C \cdot j\omega + 1|} = \frac{1}{\sqrt{(R \cdot C \cdot \omega)^2 + 1^2}} = \frac{1}{\sqrt{(R \cdot C \cdot \omega)^2 + 1}}$$

El ángulo de la FDT está dado por la función:

$$\text{ángulo}(G(j\omega)) = \text{ángulo}(1) - \text{ángulo}(1 + jRC\omega)$$

$$\text{ángulo}(G(j\omega)) = \tan^{-1}\left(\frac{0}{1}\right) - \tan^{-1}\left(\frac{RC\omega}{1}\right)$$

$$\text{ángulo}(G(j\omega)) = 0 - \tan^{-1}\left(\frac{RC\omega}{1}\right)$$

En la figura 4 se presenta el comportamiento del sistema eléctrico en función de la frecuencia.

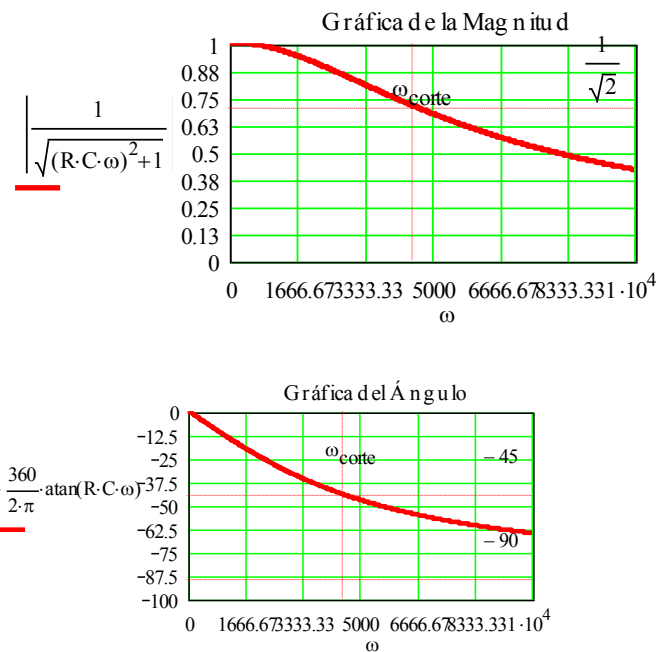


Figura 4. Comportamiento de la FDT considerando entrada senoidal y variando la frecuencia.

Observando el comportamiento de la magnitud, se distingue que la red estudiada es un filtro pasa-bajas, y observando el comportamiento del ángulo, se aprecia que es una red de atraso.

La frecuencia de corte está dada para cuando la magnitud de la FDT sea:

$$\frac{1}{\sqrt{2}} = 0.707$$

Así mismo, la frecuencia de corte se cumple cuando el ángulo sea:

$$\frac{-\pi}{4} \text{ rad} = -45^\circ$$

Entonces el valor de la frecuencia de corte se encuentra si se hace:

$$\omega_{corte} = \frac{1}{R \cdot C}$$

II. PARTE TÉCNICA DEL ARTÍCULO

Ahora restringiendo como señales de entrada, aquellas que cumplan que sean periódicas y de una frecuencia mucho mayor que la frecuencia de corte; dicho esto simbólicamente $\omega \gg \omega_{corte}$, entonces la función de transferencia se puede aproximar a la siguiente expresión:

$$G(s) = \frac{1}{1 + RCs} \approx G(s) = \frac{1}{RCs}$$

$$\frac{\widehat{V}_2(s)}{\widehat{V}_1(s)} = G(s) = \frac{1}{RCs}$$

Despejando la salida se obtiene:

$$\widehat{V}_2(s) = \frac{1}{RC} \frac{\widehat{V}_1(s)}{s}$$

Luego, aplicando la propiedad de la transformada de Laplace que propone que si una función $V(s)$ se divide entre un factor s de multiplicidad "n" equivale en el tiempo a que se tenga la integral n-ésima de la señal temporal [4]. Es decir, se obtiene lo que se pretende demostrar; en otras palabras, se encuentra la expresión (1) que muestra la obtención de la integral de una señal de voltaje.

$$v_2(t) = \frac{1}{RC} \int_{-\infty}^t v_1(\tau) d\tau \quad (1)$$

La ecuación (1) es válida si la frecuencia de la señal de entrada cumple la restricción dada por la desigualdad (2).

$$\omega \gg \frac{1}{RC} \quad (2)$$

III. RESULTADOS

VALIDACIÓN 1. Entrada senoidal periódica.

Considerando como parámetros $R=1000$ ohms, $C=0.22\mu F$ y como entrada una señal de voltaje senoidal de $4\sqrt{2}$ volts pico, con un off set de 0 V, a una frecuencia de 8,000 Hz. Probando si cumple restricción de frecuencia:

$$\frac{1}{R \cdot C} = 4.545 \times 10^3 \text{ rad/seg}$$

Convirtiéndolo a Hz serían:

$$\frac{1}{2 \cdot \pi \cdot R \cdot C} = 723.43 \text{ Hz}$$

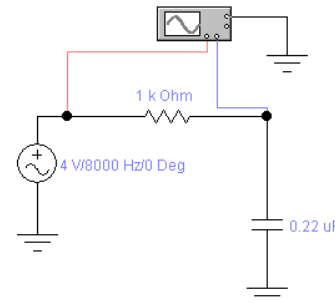
Es decir, la frecuencia de corte es de 723.432 Hz.

Si se alimenta una señal senoidal con frecuencia de 8,000 Hz, se observa que sí cumple la restricción ya que $8,000\text{Hz} \gg 723.432\text{Hz}$ y la red eléctrica sí integrará, luego se procede a expresar la salida como:

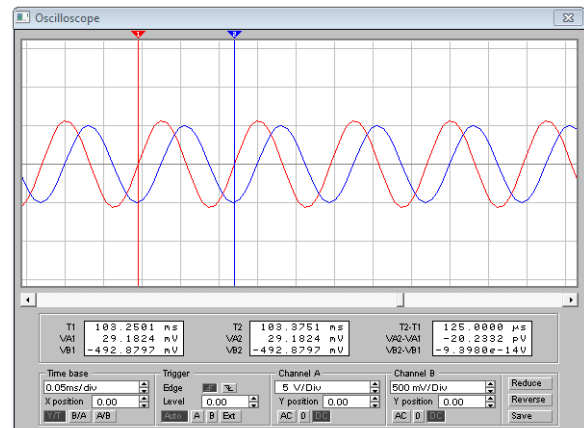
$$v_2(t) := \frac{1}{R \cdot C} \int 4\sqrt{2} \cdot \sin(2 \cdot \pi \cdot 8000 t) dt$$

Lo cual, con los valores asignados, produce un valor teórico del voltaje de salida. Realizando la prueba en el laboratorio se obtienen los resultados ilustrados en la figura 5.

$$v_2(t) := -0.512 \sin(16000t)$$



(a) Circuito de prueba indicando equipo de excitación y medición.



(b) Señales de voltaje de entrada y salida.

Figura 5. Circuito de prueba y mediciones para una entrada senoidal.

Nótese que la señal de entrada muestra un valor pico de $4\sqrt{2} = 5.65'$ Volts y la señal de salida muestra un valor pico cercano a 0.5 Volt. La entrada es un seno y la salida es un menos coseno, tal y como se predijo teóricamente.

VALIDACIÓN 2. Entrada cuadrada periódica.

Considerando como parámetros $R=1000$ ohms, $C=0.22\mu F$ y como entrada una señal de voltaje cuadrada de 5 volts pico, a una frecuencia de 8,000 Hz.

Probando si cumple restricción de frecuencia:

$$\frac{1}{R \cdot C} = 4.54 \times 10^3 \text{ rad/seg}$$

Convirtiéndolo a Hz serían:

$$\frac{1}{2 \cdot \pi \cdot R \cdot C} = 723.43 \text{ Hz}$$

Es decir, la frecuencia de corte es de 723.432 Hz. Si se alimenta una señal cuadrada con frecuencia de 8,000 Hz, se observa que sí cumple la restricción ya que $8,000\text{Hz} \gg 723.432\text{Hz}$ y la red eléctrica sí integrará, luego se procede a expresar la salida como:

$$v_2(t) := \frac{1}{R \cdot C} \int_0^t v_1(t) dt$$

La entrada se puede representar como una sumatoria de escalones unitarios recorridos referidos en la expresión (3).

$$\begin{aligned} v_1(t) &= 5 \left(\phi(t) - \phi\left(t - \frac{T}{2}\right) + \phi\left(t - 2\frac{T}{2}\right) - \phi\left(t - 3\frac{T}{2}\right) + \dots \right) \\ &= 5 \sum_{n=0}^{\infty} (-1)^n \phi\left(t - n\frac{T}{2}\right) \end{aligned} \quad (3)$$

Recalcando que T es el periodo de la señal a alimentar y es igual a $T = \frac{1}{f} = \frac{1}{8000}$ en segundos. Donde $\phi(t)$ se define como un voltaje escalón unitario es decir:

$$\Phi(t) := \begin{cases} 1 & \text{if } t \geq 0 \\ 0 & \text{otherwise} \end{cases}$$

Recordando que la integral de una señal escalón produce una señal rampa. Simbólicamente esta operación se expresa según la ecuación (4):

$$rampa(t) = \int escalón(t) dt \quad (4)$$

De manera similar, la integral de un escalón recorrido produce una rampa recorrida, ver expresión (5):

$$rampa\left(t - n\frac{T}{2}\right) = \int \phi\left(t - n\frac{T}{2}\right) dt \quad (5)$$

En la figura 6 se ilustra la gráfica de una señal escalón retardada “n” veces T/2 segundos y también se ilustra su correspondiente integral que es una rampa retardada.

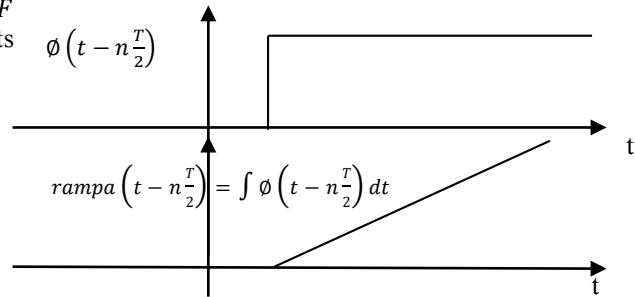


Figura 6. Señal escalón retardada en el tiempo y su integral, rampa retardada en el tiempo.

La salida mostrada en la expresión (6) en realidad es una sumatoria de rampas, resultado del estado estacionario de la integración de una sumatoria de escalones.

$$v_2(t) := \frac{5}{R \cdot C} \cdot \left[(t) \cdot \Phi(t) + \sum_{n=1}^N (-1)^n \cdot \left[2 \cdot \left(t - n \cdot \frac{T}{2} \right) \right] \cdot \Phi\left(t - n \cdot \frac{T}{2} \right) \right] \quad (6)$$

Realizando la prueba en el laboratorio con las conexiones y valores ilustrados en la figura 7; se obtienen los resultados mostrados en la figura 8.

Nótese que la señal de entrada es una sumatoria de escalones recorridos en el tiempo y la correspondiente salida es una secuencia de rampas.

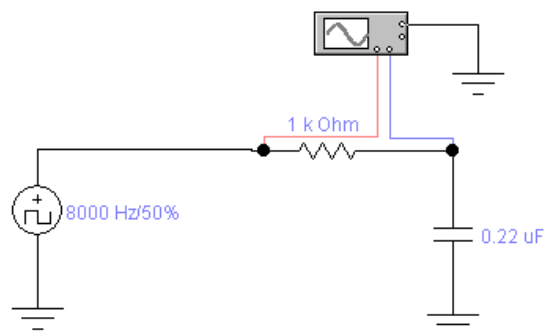


Figura 7. Circuito de prueba indicando equipo de excitación y medición.

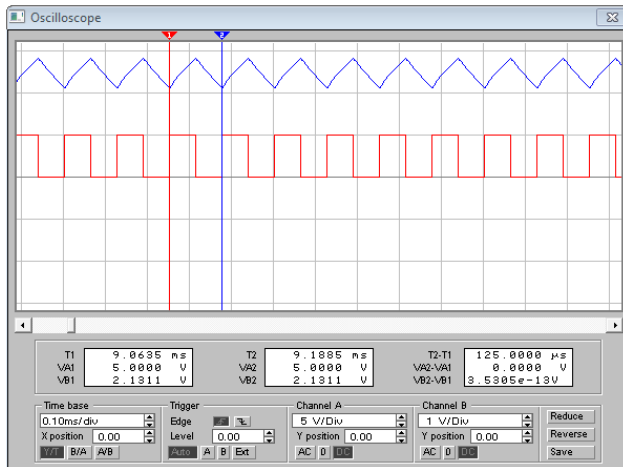


Figura 8. Mediciones para una entrada sumatoria de escalones, la correspondiente salida es una sumatoria de rampas.

VALIDACIÓN 3. Entrada Triangular Periódica.

Considerando como parámetros $R=1000$ ohms, $C=0.22\mu F$ y como entrada una señal de voltaje triangular de 10 Volts pico, con un off set de 0 V, a una frecuencia de 8,000 Hz. Probando si cumple restricción de frecuencia:

$$\frac{1}{R \cdot C} = 4.54 \times 10^3 \text{ rad/seg}$$

Convirtiéndolo a Hz serían:

$$\frac{1}{2 \cdot \pi \cdot R \cdot C} = 723.43 \text{ Hz}$$

Es decir, la frecuencia de corte es de 723.432 Hz.

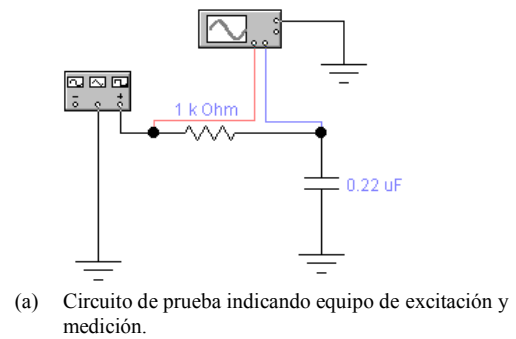
Si se alimenta una señal triangular con frecuencia de 8,000 Hz, se observa que sí cumple la restricción ya que $8,000\text{Hz} \gg 723.432\text{Hz}$ y la red eléctrica sí integrará, luego se procede a expresar la salida como:

$$v_2(t) := \frac{1}{R \cdot C} \cdot \int_0^t v_1(t) dt$$

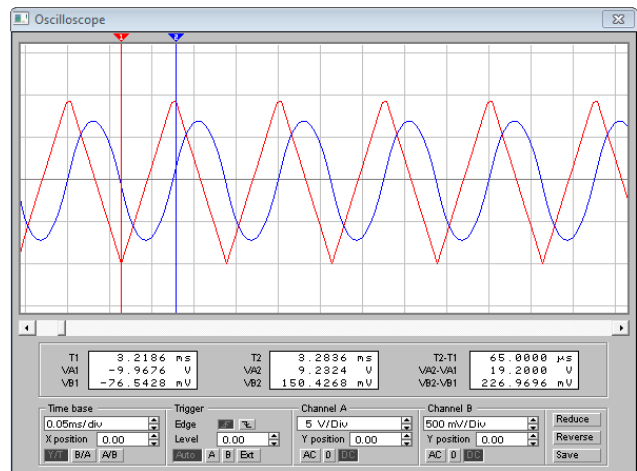
La entrada se puede representar como una sumatoria de segmentos de recta y la salida como una sumatoria de segmentos de parábolas. Ver ecuación (7).

$$v_2(t) = \frac{1}{RC} \int (\text{suma de segmentos de líneas rectas}) dt = \frac{1}{RC} (\text{suma de segmentos de parábolas}) \quad (7)$$

Recordando que al integrar una función lineal se produce una función al cuadrado; entonces, al integrar una función definida como una secuencia de segmentos de líneas, entonces se tendrá como salida, una secuencia de segmentos de parábolas. Realizando la prueba en el laboratorio se obtiene lo mostrado en la figura 9.



(a) Circuito de prueba indicando equipo de excitación y medición.



(b) Señales de voltaje de entrada y salida

Figura 9. Circuito de prueba y mediciones para una entrada secuencia de segmentos de líneas rectas.

Nótese que integrar un segmento de línea con pendiente positiva produce una parábola que abre hacia arriba y al integrar un segmento de línea con pendiente negativa produce una parábola que abre hacia abajo.

VALIDACIÓN 4. Entrada Tren de Impulsos.

Considerando como parámetros $R=1000$ ohms, $C=0.22\mu F$ y como entrada una señal compuesta por una sumatoria de impulsos recorridos y de una frecuencia de 8,000 Hz. En realidad son aproximaciones al impulso. Probando si cumple restricción de frecuencia:

$$\frac{1}{R \cdot C} = 4.54 \times 10^3 \text{ rad/seg}$$

Convirtiéndolo a Hz serían:

$$\frac{1}{2 \cdot \pi \cdot R \cdot C} = 723.43 \text{ Hz}$$

Es decir, la frecuencia de corte es de 723.432 Hz. Si se alimenta una señal tren de impulsos con frecuencia de 8,000 Hz, se observa que sí cumple la restricción ya que $8,000\text{Hz} \gg 723.432\text{Hz}$ y la red eléctrica sí integrará, luego se procede a expresar la salida como la siguiente función:

$$v_2(t) := \frac{1}{R \cdot C} \int_0^t v_1(t) dt$$

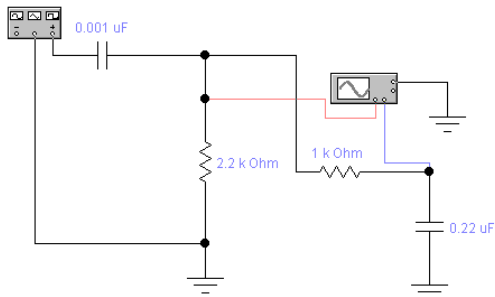
La entrada se puede representar como una sumatoria de impulsos:

Se procede a expresar la salida como:

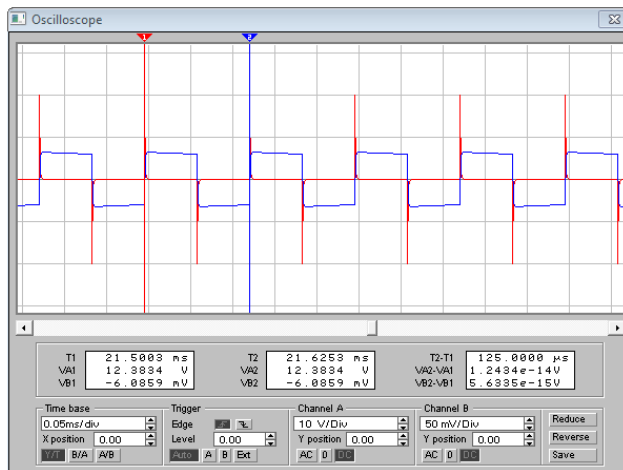
$$v_2(t) = \frac{1}{RC} \int (\text{suma de impulsos}) dt = \frac{1}{RC} (\text{suma de escalones}) \quad (8)$$

Recordando que al integrar una función impulso unitario se produce una función escalón unitario, entonces al integrar una función definida como una secuencia de impulsos recorridos, entonces se tendrá como salida, una secuencia de escalones recorridos. Entonces, la forma teórica del voltaje de salida está mostrada en la expresión (8).

Realizando la prueba en el laboratorio, ver la figura 10.



(a) Circuito de prueba indicando equipo de excitación y medición.



(b) Señales de voltaje de entrada y salida.

Figura 10. Circuito de prueba y mediciones para una entrada secuencia de segmentos de líneas rectas.

Nótese que integrar un impulso positivo produce una constante positiva y al integrar un impulso negativo se tiene una constante negativa.

Importante: se generó un tren de impulsos tal y como se sugiere en la referencia [7].

IV. DISCUSIÓN, CONCLUSIÓN Y RECOMENDACIONES

Todo filtro pasa-bajas opera como integrador bajo ciertas restricciones.

La condición para que opere la red eléctrica pasiva propuesta como un circuito integrador de voltajes es que la frecuencia de alimentación de la entrada sea de un valor mucho mayor que la frecuencia de corte del filtro pasa-bajas.

Se validó experimentalmente que:

- La integral de una señal seno produce una señal menos coseno;
- La integral de un escalón produce una rampa;
- La integral de una línea recta produce una parábola, o
- Lo que es equivalente, integrar una rampa produce una parábola;
- Por último, se validó que la integral de un impulso produce un escalón.

La realización de la integración de señales de voltaje se construyen en la práctica con el apoyo de circuitos integrados (IC), tal procedimiento restringe la operación de la integración al ancho de banda del IC empleado. En este trabajo se propone una opción alternativa para realizar la integración, ya que se está demostrando cómo emplear una red eléctrica pasiva; es decir, sin requerir IC's.

En el desarrollo teórico de este trabajo se proponen representaciones simbólicas, mediante fórmulas, para señales típicas en un laboratorio de Electrónica y se sustentan sus representaciones con validaciones prácticas fácilmente realizables.

En todo este documento se abordan sólo los casos que favorecen la intención del trabajo, se recomienda, si así es el interés del lector, reproducir los experimentos para cuando no se tienen los resultados favorables que aquí se reportan; es decir, se sugiere repetir las validaciones propuestas pero ahora sin cumplir las restricciones de frecuencia que aquí se solicitan. Si decide hacerlo, obtendría imágenes interesantes.

Otro aspecto para enfatizar en este trabajo se encuentra en que sólo se consideró el estado estacionario de la respuesta del sistema propuesto, se tienen resultados muy interesantes al observar la respuesta transitoria de cada caso, respuesta que se invita al lector, para observar lo que acontece en la realización física transitoria.

Respecto a que se debe cumplir la restricción de frecuencia de la señal de entrada que se propone y que sea mucho mayor que la frecuencia de corte del filtro pasa-

bajas, arbitrariamente se considera un factor de 10; es decir, se cambia arbitrariamente la desigualdad frecuencia >> frecuencia de corte, por la desigualdad frecuencia > 10 frecuencia de corte.

AGRADECIMIENTO.

Los autores agradecen al Tecnológico Nacional de México, al Instituto Tecnológico de la Laguna y al Instituto Tecnológico Superior de Lerdo por las facilidades brindadas para desarrollar y divulgar el presente trabajo.

V. REFERENCIAS

- [1] Oppenheim, A. V. (1998). Señales y Sistemas. .Ed. PHH, p.688.
- [2] Hsu, H. P. (1973). Análisis de Fourier. Ed. Addison-Wesley Iberoamericana, pp 37-48.
- [3] Ziemer, R. E. (1981). Principios de Comunicaciones. Sistemas de modulación y ruido. Ed Trillas. P. 35.
- [4] Spiegel, Murray R.(1995) Manual de Fórmulas y Tablas Matemáticas.Ed Mc Graw Hill.
- [5] Couch II, Leon W. (1997). Sistemas de Comunicación Digitales y Analógicos. Ed. PH, p52.
- [6] Coughlin, Robert F. (1998).Amplificadores Operacionales y Circuitos Integrados Lineales. Ed PH, pp 156-160.
- [7] Rodríguez Franco, A. (2018). Revista CID (Ciencia Investigación y Desarrollo), pp 29-34.

VI. BIOGRAFÍAS



Flores Ávila, José Agustín. Gómez Palacio, Dgo. México. 28 de agosto de 1947. Ingeniería en Comunicaciones y Electrónica de la Escuela Superior de Ingeniería Mecánica y Eléctrica (1974) y Maestría en Ciencias en Matemática Educativa en el Departamento de Matemática Educativa del Centro de

Investigación y Estudios Avanzados del Instituto Politécnico Nacional (1987) Cd. De México, Mex.

Él trabaja en el Instituto Tecnológico de la Laguna en Torreón, Coah. Mex. adscrito al Departamento de Ciencias Básicas con línea de investigación Didáctica del Cálculo y Análisis Matemático.

El M. C. Flores Ávila pertenece a la Asociación Nacional de Profesores de Matemáticas y participa regularmente en los Congresos de Matemáticas del Comité Latinoamericano de Matemática Educativa (CLAME-RELME).



Flores Prince Carlos Uriel. Nació el 25 de abril del año 1972 en la ciudad de Torreón Coahuila México. Obtiene el grado de Maestro en Ciencias en Ingeniería Eléctrica por el Instituto Tecnológico de la Laguna. Torreón, Coah., México en el año de 2008. Obtiene el grado de Especialista en Automatización de Procesos industriales por el Instituto Tecnológico de Saltillo,

Saltillo Coah., México en el año 2004. Obtiene el grado de Licenciatura en Ingeniería Electrónica por el Instituto Tecnológico de la Laguna en el año 1998.

Él actualmente labora como jefe de división de la carrera de Ingeniería Electrónica del Instituto Tecnológico Superior de Lerdo. Las líneas académicas de interés son la Automatización de procesos y sistemas digitales.

El M. C. Carlos Uriel Flores Prince forma parte de la academia de Ingeniería Electrónica del I.T.S.L.



Rodríguez Franco Abel. Nació el 6 de junio del año 1960 en la ciudad de Torreón Coahuila México. Obtiene el grado de Maestro en Ciencias en Electrónica y Telecomunicaciones por el CICESE, Centro de Investigación Científica y Educación Superior de Ensenada, Baja California, México en el año 1994. Obtiene el grado de Licenciatura en Ingeniería

Industrial Electrónica por el Instituto Tecnológico de la Laguna en el año 1981.

Él actualmente labora como docente titular en el Departamento de Ingeniería Eléctrica, Electrónica y Energías Renovables del Instituto Tecnológico de la Laguna. Las líneas académicas de interés son el Manejo de Señales Analógicas y Digitales, Sistemas Automáticos de Control y las Comunicaciones Electrónicas.

El MC Rodríguez Franco forma parte de la academia de Electrónica en el ITL.